

DIALOG(R)File 352:DERWENT WPI  
(c)1999 Derwent Info Ltd. All rts. reserv.

001093953

WPI Acc No: 74-J0285V/197440

Scanning appts. for matrix display panel - gives moving half-tone images  
from short coded video signals, with fine brightness control

Patent Assignee: MATSUSHITA ELEC IND CO LTD (MATU )

Number of Countries: 004 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
US 3838209	A	19740924				197440	B
GB 1396486	A	19750604				197523	
DE 2329523	B	19751211				197551	
CA 995784	A	19760824				197637	

Priority Applications (No Type Date): JP 7294771 A 19720920; JP 7257493  
A 19720608; JP 7262204 A 19720620; JP 7262212 A 19720620

Title Terms: SCAN; APPARATUS; MATRIX; DISPLAY; PANEL; MOVE; HALF;  
TONE; IMAGE; SHORT; CODE; VIDEO; SIGNAL; FINE; BRIGHT; CONTROL

Derwent Class: W02; W03; W04

International Patent Class (Additional): H04N-003/12; H04N-005/70

File Segment: EPI

**Best Available Copy**

This Page Blank (up to)  
Best Available Copy

7773467

Basic Patent (No,Kind,Date): DE 2329523 A1 731220 <No. of Patents: 015>

PATENT FAMILY:

CANADA (CA)

Patent (No,Kind,Date): CA 995784 A1 760824

SCANNING APPARATUS FOR A MATRIX DISPLAY PANEL (English; French)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): TSUCHIYA MITSUHARU; SATO TERUO; TAKEDA HITOSHI; YOSHIYAMA MASAMI

Priority (No,Kind,Date): JP 7257493 A 720608; JP 7262204 A 720620; JP 7262212 A 720620; JP 7294771 A 720920

Applic (No,Kind,Date): CA 173611 A 730608

National Class: \* CA 340-174

Language of Document: English; French

GERMANY (DE)

Patent (No,Kind,Date): DE 2329523 A1 731220

ABTASTEINRICHTUNG FUER BILDSCHIRMNETZWERKE (German)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): TSUCHIYA MITSUHARU (JP); SATO TERUO (JP); TAKEDA HITOSHI (JP); YOSHIYAMA MASAMI (JP)

Priority (No,Kind,Date): JP 7257493 A 720608; JP 7262204 A 720620; JP 7262212 A 720620; JP 7294771 A 720920

Applic (No,Kind,Date): DE 2329523 A 730606

IPC: \* H04N-003/12

Language of Document: German

Patent (No,Kind,Date): DE 2329523 B2 751211

ABTASTEINRICHTUNG FUER EINE BILDPLATTE (German)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): TSUCHIYA MITSUHARU (JP); SATO TERUO (JP); TAKEDA HITOSHI (JP); YOSHIYAMA MASAMI (JP)

Priority (No,Kind,Date): JP 7257493 A 720608; JP 7262204 A 720620; JP 7262212 A 720620; JP 7294771 A 720920

Applic (No,Kind,Date): DE 2329523 A 730606

IPC: \* H04N-003/14

Language of Document: German

Patent (No,Kind,Date): DE 2329523 C3 760715

ABTASTEINRICHTUNG FUER EINE BILDPLATTE (German)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): TSUCHIYA MITSUHARU (JP); SATO TERUO (JP); TAKEDA HITOSHI (JP); YOSHIYAMA MASAMI (JP)  
Priority (No,Kind,Date): JP 7257493 A 720608; JP 7262204 A 720620; JP 7262212 A 720620; JP 7294771 A 720920  
Applic (No,Kind,Date): DE 2329523 A 730606  
IPC: \* H04N-003/14  
Language of Document: German

GREAT BRITAIN (GB)

Patent (No,Kind,Date): GB 1396486 A 750604  
DISPLAY APPARATUS (English)  
Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD  
Priority (No,Kind,Date): JP 7257493 A 720608; JP 7262204 A 720620; JP 7262212 A 720620; JP 7294771 A 720920  
Applic (No,Kind,Date): GB 7327526 A 730608  
IPC: \* H04N-003/12  
Language of Document: English

JAPAN (JP)

Patent (No,Kind,Date): JP 49018217 A2 740218  
Priority (No,Kind,Date): JP 7257493 A 720608  
Applic (No,Kind,Date): JP 7257493 A 720608  
IPC: \* H04N-003/12  
Language of Document: Japanese  
Patent (No,Kind,Date): JP 49022815 A2 740228  
Priority (No,Kind,Date): JP 7262204 A 720620  
Applic (No,Kind,Date): JP 7262204 A 720620  
IPC: \* H04N-003/12  
Language of Document: Japanese  
Patent (No,Kind,Date): JP 49022816 A2 740228  
Priority (No,Kind,Date): JP 7262212 A 720620  
Applic (No,Kind,Date): JP 7262212 A 720620  
IPC: \* H04N-003/12  
Language of Document: Japanese  
Patent (No,Kind,Date): JP 49052598 A2 740522  
Priority (No,Kind,Date): JP 7294771 A 720920  
Applic (No,Kind,Date): JP 7294771 A 720920  
IPC: \* H04N-003/12  
Language of Document: Japanese  
Patent (No,Kind,Date): JP 77036372 B4 770914  
Priority (No,Kind,Date): JP 7257493 A 720608  
Applic (No,Kind,Date): JP 7257493 A 720608  
IPC: \* H04N-003/14; G06K-015/18  
Language of Document: Japanese

Patent (No,Kind,Date): JP 77040931 B4 771015  
Priority (No,Kind,Date): JP 7262212 A 720620  
Applic (No,Kind,Date): JP 7262212 A 720620  
IPC: \* H04N-003/14; G06K-015/18; H04N-005/70  
Language of Document: Japanese  
Patent (No,Kind,Date): JP 78000895 B4 780112  
Priority (No,Kind,Date): JP 7262204 A 720620  
Applic (No,Kind,Date): JP 7262204 A 720620  
IPC: \* H04N-005/66; G06K-015/18  
Language of Document: Japanese  
Patent (No,Kind,Date): JP 78042208 B4 781109  
Priority (No,Kind,Date): JP 7294771 A 720920  
Applic (No,Kind,Date): JP 7294771 A 720920  
IPC: \* H04N-005/66; G06K-015/18  
Language of Document: Japanese

UNITED STATES OF AMERICA (US)

Patent (No,Kind,Date): US 3838209 A 740924  
SCANNING APPARATUS FOR A MATRIX DISPLAY PANEL (English)  
Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD  
Author (Inventor): TAKEDA H; YOSHIYAMA M; TSUCHIYA M; SATO T  
Priority (No,Kind,Date): JP 7262212 A 720620; JP 7294771 A 720920; JP 7257493 A 720608; JP 7262204 A 720620  
Applic (No,Kind,Date): US 367184 A 730605  
National Class: \* US 178007300D  
IPC: \* H04N-005/70  
Derwent WPI Acc No: \* G 74-J0285V  
Language of Document: English



(2,000 円)

## 特許願 (6)

昭和 47年 9月 20日

特許庁長官設

1. 発明の名称 マトリクス表示装置

2. 発明者

住 所 大阪府門真市大字門真1006番地  
松下電器産業株式会社内  
氏 名 佐々木 勝 治 (ほか3名)

3. 特許出願人

住 所 大阪府門真市大字門真1006番地  
名 称 (552) 松下電器産業株式会社  
代 表 者 松 下 正 治

4. 代理人

住 所 大阪府門真市大字門真1006番地  
名 称 (5971) 介理士 中尾 敏 男

氏 名

5. 添付書類の目録

(1) 明細書  
(2) 図面  
(3) 委任状  
(4) 領書副本

47. 9. 12  
出願番号  
47-94771

47 091771

⑯ 日本国特許庁

## 公開特許公報

訂正有り

⑪特開昭 49-52598

⑬公開日 昭49.(1974)5.22

⑭特願昭 47-94771

⑮出願日 昭47.(1972)9.20

審査請求 未請求 (全5頁)

序内整理番号

⑯日本分類

7013 54 101 E5  
7323 56 970 B4  
7170 55 970 F0

## 明細書

## 1. 発明の名称

マトリクス表示装置

## 2. 発明の範囲

互いに直交して設けた複数本のX軸電線と複数本のY軸電線、およびそれらの交点に配された発光すべき部分で構成されるマトリクス表示装置と、上記複数本のX軸電線を依次選択して駆動するためのX軸駆動バスを与えるX軸走査回路と、上記複数本のY軸電線を依次選択して駆動するためのY軸駆動バスを複数回に分割して与えるとともに、選択されたX軸電線とY軸電線の交点に配された発光すべき部分の輝度制御を行なうために組みつけした複数ビットの輝度制御バスを与えるY軸走査回路と、上記輝度制御バスをさらに複数回に分割するためのスイッチャ回路と、上記Y軸駆動バスを複数回に分割するようその走査時間内を分割するためのスイッチャ回路によりなり。上記組みつけした複数ビットをさらに分割した輝度制御バスはその走査時間内で2段階にわたって切換

えて与えることにより輝度制御をするよう構成し、尤こゝを特徴とするマトリクス表示装置。

## 3. 発明の特徴を説明

本発明は輝度制御をデジタル信号で行なうマトリクス表示装置に関するものであり、その目的とするところは少ないビット容量でより多段階の中間調の輝度制御ができるマトリクス表示装置を提供することである。

一般にマトリクス表示装置では、装置の小型化や動作を安定化するため輝度制御電線への駆動信号をデジタル化することが望ましい。輝度制御信号の変調方法としてはパルス数による変調、パルス巾による変調等が考えられる。中でもその動作が安定でしかも比較的多段階の輝度制御が簡単な回路構成でもって実現できる方法としては、たとえば3ビットのメモリレジスタの出力信号により、パルス巾に重みをついた3種の異なる輝度制御パルスを選択して取出し、3種のパルスペイ脈を組合せて一定時間内での発光時間割合を多段階に制御して輝度制御する方法が考えられる。これを

第1回及び第2回により説明する。

第1回はY軸を輝度制御電板とし映像信号レベルを3ビットのディジタル信号として輝度制御するようとしたマトリクス表示装置を示すものである。図においてマトリクス表示板1は互に直交する日本のX軸電板 $X_1, X_2, X_3, \dots, X_m$ と日本のY軸電板 $Y_1, Y_2, Y_3, \dots, Y_m$ 、その交点に配された発光素子で構成され、X軸を直角回路2において1本ずつX軸電板が選択される。その選択されたX軸電板にはX軸パルス発生回路2の各ブロック(2-1), (2-2), (2-3) ..., (2-m)によりX軸駆動パルスが与えられる。一方Y軸駆動信号はY軸走査回路3のY軸駆動回路 $D_1, D_2, D_3, \dots, D_m$ を通して各Y軸電板 $Y_1, Y_2, Y_3, \dots, Y_m$ に与えられる。一方Y軸走査回路3の輝度制御回路は3個の2入力 NANDゲート回路を1組として構成されている。すなわち、Y軸電板 $Y_1$ の輝度制御回路は NANDゲート回路 $GA_1, GB_1, GC_1$ からなり、その出力信号はY軸駆動回路 $D_1$ を通してY軸電板 $Y_1$ に印加される。

5

$B_m$  (以下単にBで示す)のみが映像値「1」のときは、輝度制御パルス $CP_b$ のパルス期間だけ、またメモリレジスタ $C_1, C_2, C_3, \dots, C_m$  (以下単にCで示す)のみが映像値「1」のときは輝度制御パルス $CP_c$ のパルス期間だけY軸電板に駆動信号が与えられる。次にメモリレジスタのうちの2個、たとえばレジスタAとBが映像値「1」になりCのみが映像値「0」であると、輝度制御パルス $CP_a, CP_b$ のパルス期間連続して対応するY軸電板には駆動信号が与えられる。このようにして上記構成の装置では、3個のメモリレジスタに書き込まれた内容により8段階の異なる合計時間巾による駆動信号をY軸電板に与えることがで各段階の輝度制御が可能となる。なお第2回は8段階の輝度レベルについて1X軸選択期間 $t_x$ 内での輝度制御パルスとY軸駆動信号の状態を示しており、同回における輝度レベルとメモリレジスタA, B, Cの映像値との関係は次表に示す通りである。

6

輝度レベル	メモリレジスタ		
	A	B	C
0	0	0	0
1	1	0	0
2	0	1	0
3	1	1	0
4	0	0	1
5	1	0	1
6	0	1	1
7	1	1	1

以上の説明から明らかのように上記の輝度制御を行なう場合によれば、たとえば3ビットのディジタル信号で輝度制御するときは巾及び位置の異なる3個のパルスを選択的にとり出して発光素子に駆動信号を与えるようにするので輝度制御のための回路構成はメモリレジスタとゲート回路のみとなり、その動作は安定にして簡単回路の採用により小型化も可能である。しかしここで問題となるのは広い輝度範囲にわたって忠実で中間調を表示

するよりは映像を制御するが好い。特に通常のナビゲーション信号により映像表示しようとすると映像の暗い部分を制御するため狭いバルス巾の信号から明るい部分を制御する広いバルス巾の信号まで忠実に制御せねばならぬことである。すなわち、3ビット程度のデジタル信号ではビット数不足で満足な映像制御はできないのである。ビット数を増や大巾に拡大することは因縁構成が著しく複雑となり、消費が大変になって、しかも消費電力が大きくなってしまう。このようなことからその利用化は不適当である。

本発明は以上のような従来装置の欠点を除去すべくなされたもので、その目的とするところは簡単な回路構成であって正確な映像の輝度制御ができる。輝度制御の映像から明るいレベルの映像まで一様に正確に輝度制御できるようでしたり、リスト表示装置を提供することである。すなわち本発明ではとくに3ビットのデジタル信号で輝度制御するに際して、輝度制御を複数回に分けて行ない、しかも巾冗長をついた3種の輝

度制御バルスのバルス巾を各回毎に変化させるととてより輝度制御される輝度数を複数倍とするもので、一定時間内での発光時間合計を広い範囲で変化させることが可能となる。

以下本発明にかかる装置の一実施例について図面により説明する。第3図は1水平走査期間中2回の輝度制御を行なうようとした。この実施例を示す構成図、第4図はその動作説明図である。

第3図において、その構成と第1図に示したそれとの異なるところは、3種の輝度制御バルス  $CP_{a1}$  ,  $CP_{b1}$  ,  $CP_{c1}$  がスイッチ回路  $SW_a$  ,  $SW_b$  ,  $SW_c$  によって切換えられていくところにある。又各メモリレジスタ A , B , C の入力信号  $SA$  ,  $SB$  ,  $SC$  がスイッチ回路  $SW_{A1}$  ,  $SW_{A2}$  ,  $SW_{A3}$  , ...,  $SW_{Am}$  ,  $SW_{B1}$  ,  $SW_{B2}$  ,  $SW_{B3}$  , ...,  $SW_{Bm}$  ,  $SW_{C1}$  ,  $SW_{C2}$  ,  $SW_{C3}$  , ...,  $SW_{Cm}$  によって切換えられるところにある。そしてこれらすべてのスイッチ回路はスイッチ制御信号  $SWC$  に同期して切換えられるところである。動作的には輝度制御を2回で分けて行なうところが異なっている。これは1本のX線が通

10

れややされる時間  $t_x$  中に2度の輝度制御ができるので通常のナビゲーション信号の映像表示等に有利である。いま1回目の輝度制御をとえば  $t_x$  の前部で行うものとするとスイッチ制御回路  $SWC$  が1回目を指定する時間  $t_{swc1}$  と2回目を指定する時間  $t_{swc2}$  の關係は第4図のようになり、時間  $t_{swc1}$  では狭いバルス  $CP_{a1}$  ,  $CP_{b1}$  ,  $CP_{c1}$  を発生して暗いレベルでの輝度制御や明るいレベルでの細かい輝度差の制御に使用され、時間  $t_x$  と  $t_{swc2}$  では1回目より広いバルス  $CP_{a2}$  ,  $CP_{b2}$  ,  $CP_{c2}$  が発生し明るいレベルでの輝度制御に使用される。よってこの装置においては、輝度制御はバルス巾の小さい輝度制御バルスからバルス巾の大きなものまでの3種のバルスの組合せで発光電子の発光時間合計を制御することになり、暗いレベルの映像から明るいレベルの映像まで64階調内で細かく制御することができる。また、メモリレジスタ A , B , C の内容もスイッチ制御回路  $SWC$  に同期して時間  $t_{swc1}$  と明るい  $t_{swc2}$  で切換え、はじめの時間  $t_{swc1}$  での各メモリレジスタ A , B , C への書き込み信号  $SA$  ,

$SB$  ,  $SC$  は輝度制御バルス  $CP_{a1}$  ,  $CP_{b1}$  ,  $CP_{c1}$  のバルス巾に対応して、映像信号レベルが3ビットのデジタル信号に変換されたものであり、時間  $t_{swc2}$  での各メモリレジスタ A , B , C への書き込み信号  $SA$  ,  $SB$  ,  $SC$  は輝度制御バルス  $CP_{a2}$  ,  $CP_{b2}$  ,  $CP_{c2}$  のバルス巾に対応して、映像信号レベルが3ビットのデジタル信号に変換されたものである。したがって輝度制御は1本のX線が通る時間内に2回、すなわち1回目は時間  $t_{swc1}$  で、2回目は時間  $t_{swc2}$  でそれを行なわれ、この2回の発光の合成された明るさで発光輝度は決定される。したがって実際に輝度制御するに使用されるメモリレジスタや輝度制御ゲートは3ビット構成であるが、その輝度制御能力は3ビット分に相当し狭いバルス巾の信号から広いバルス巾に至る広い範囲にわたって一様にバルス巾を制御することが可能となる。なお本実施例について、各々のメモリレジスタやスイッチ回路を出来してはそれを切換えて書き込むように切換えていたが、実際の回路構成ではメモリレジスタ

11  
自体もまた他のシフトレジスタ構成にして該回のY端子の信号を直列に串込むこともできる。このメモリレジスタに他のシフトレジスタの出力信号を直列に串込のように構成することにより、イコチ回路を省めなくてすむことができる。また算数制御バルスのバルス巾の計算について3種の算数制御バルス CP<sub>a</sub>、CP<sub>b</sub>、CP<sub>c</sub>の全てについて行ない、かつ各メモリレジスタへの串込み信号の切換えも3ビット分 SA<sub>1</sub>、SB<sub>1</sub>、SC<sub>1</sub>の全てについて行なうように説明してきたが、これはその一部分たとえば3ビットの中の1ビット SA<sub>1</sub>の信号の算数制御バルス CP<sub>a</sub>についてのみ切換えるようにしてそれなりの効果が得られることは明白である。

以上の記述から明らかかなように本発明のマトリクス表示装置によれば、巾を上び信号かそれ異なる3種の算数制御バルスについてその巾を上び信号を実現して複数回路をかけて必要とするほどより回路構成は3ビットであっても等価的に複数倍のビット数に相当する算数制御が可能となり、

13

細走査回路、D<sub>1</sub>、D<sub>2</sub>、D<sub>3</sub>……D<sub>n</sub>……Y端子群、GA<sub>1</sub>、GA<sub>2</sub>、GA<sub>3</sub>……GA<sub>m</sub>……算数制御ゲート回路、A<sub>1</sub>、A<sub>2</sub>、A<sub>3</sub>……A<sub>m</sub>、B<sub>1</sub>、B<sub>2</sub>、B<sub>3</sub>……B<sub>m</sub>、C<sub>1</sub>、C<sub>2</sub>、C<sub>3</sub>……C<sub>m</sub>……メモリレジスタ、SW<sub>a</sub>、SW<sub>b</sub>、SW<sub>c</sub>、SWA、SWB、SWC……スイッチ回路。

代出人の氏名 井澤士 中 楠 敏男 ほか1名

きわめて細いレベルの時間表示する狭いバルスから幅もいレベルの幅分を表示する広いバルスまで広範囲でわたって一様に切換えることができ、より複雑な算数表示が可能となる。また算数制御バルスのバルス巾の変更と同時にメモリレジスタの内容を切換えるよう行なうことにより、その算数制御バルスが選択制御され、いつ期間内でも任意の算数制御ができ、メモリレジスタや算数制御ゲートの基本構成が3ビットであってもその複数所のビット数に相当する算数制御が可能となる。

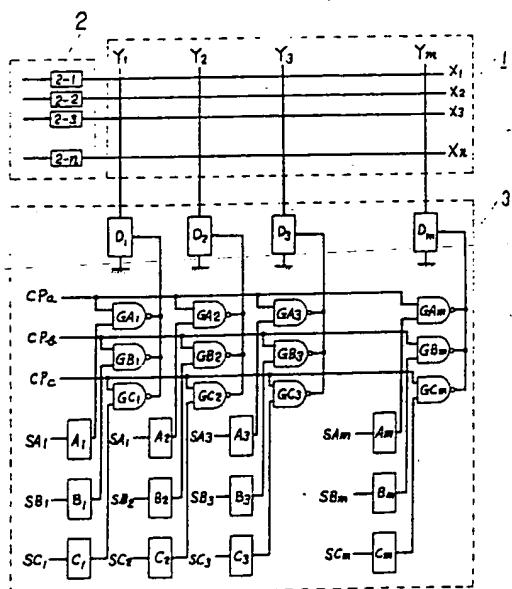
したがって、簡単な回路構成でトロッケン信号の狭いレベルから幅もいレベルがまでわたって簡単に中間値を表示することができるすぐれたマトリクス表示装置を提供することができます。

#### 4. 附圖の記載

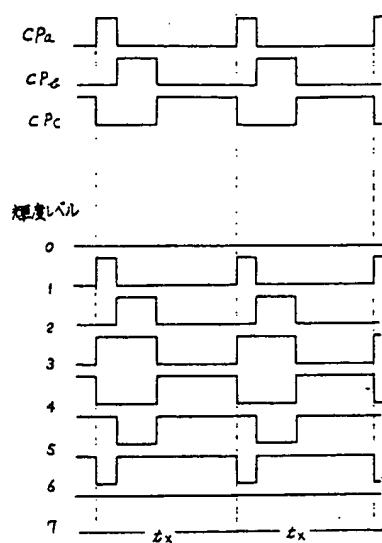
第1図は4行のマトリクス表示装置の構成図、第2図はその動作説明図、第3図は本発明にかかるマトリクス表示装置の一例構成を示す構成図、第4図はその動作説明図である。

1……光柾、2……X軸走査回路、3……Y

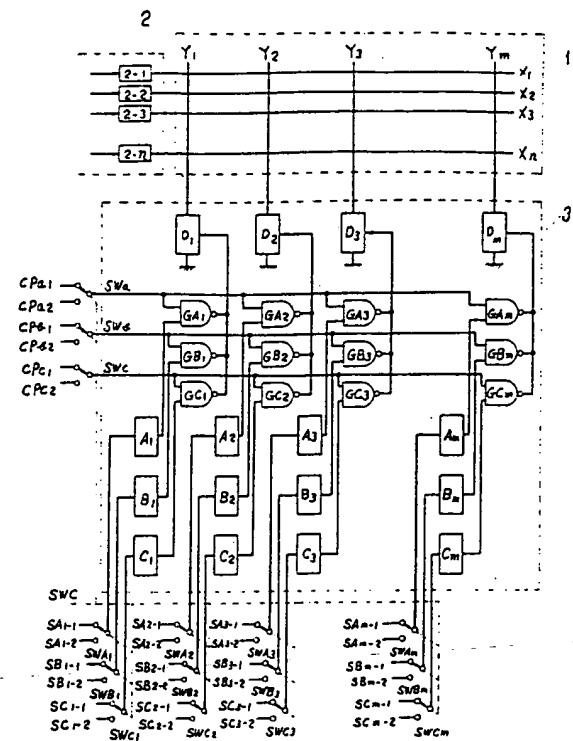
第1図



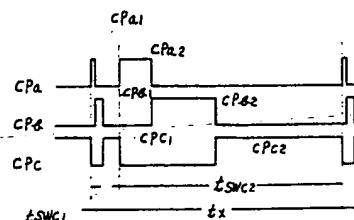
第2図



第3図



第4図



## 6 前記以外の発明者および代理人

## (1) 発明者

氏名 大阪府門真市大字門真1006番地  
松下電器産業株式会社内  
トク  
ア佐  
内  
才夫

氏名 住 所 同 所  
タケ 竹 仁  
田 仁  
司

氏名 住 所 同 所  
ヨジ 由 ヤマ 政  
山 三  
三

## (2) 代理人

氏名 大阪府門真市大字門真1006番地  
松下電器産業株式会社内  
(6152) 介理士 畠野 重孝

## 手続補正書

昭和53年2月23日

特許庁長官殿

## 1 事件の表示

昭和47年特許願第94771号

## 2 発明の名称

マトリクス表示装置

## 3 補正をする者

事件との関係 特許出願人  
 住所 大阪府門真市大字門真1006番地  
 名称 (582) 松下電器産業株式会社  
 代表者 山下俊彦

## 4 代理人 〒571

住所 大阪府門真市大字門真1006番地  
 松下電器産業株式会社内

氏名 (5971) 介理士 中尾敏男 (ほか1名)  
 (印) 

【送信先 電話(06)437-1121 特許分室】

## 5 補正の対象

明細書の特許請求の範囲の欄  
 明細書の発明の詳細な説明の欄  
 明細書の図面の簡単な説明の欄

## 6、補正の内容

- (1) 明細書の特許請求の範囲の記載を別紙の通り補正いたします。
- (2) 明細書第7頁第12行目の「従来装置」を「第1図に示すとおりマトリクス表示装置」と補正します。
- (3) 明細書第12頁第16行目の「従来のマトリクス表示装置の」を「マトリクス表示装置の原理的」と補正します。

## 2、特許請求の範囲

複数のX軸電極と複数のY軸電極を有するマトリクス表示板と、前記X軸電極またはY軸電極のいずれか一方の電極を順次走査する駆動回路と、前記X軸電極またはY軸電極の他方の電極の各々に与える輝度制御信号を記憶する複数ビットの記憶回路を有し、この記憶回路のビット数の複数倍のビット数からなるデジタル信号で構成されスイッチ回路により、本の走査電極が選択駆動されている間に複数回に分けて切換えられて与えられる輝度制御信号を前記記憶回路は次の切換えまで記憶し、かつ、その記憶された信号の各ビットに重みづけして各輝度制御用電極の表示輝度を制御するための複数個の制御信号もスイッチ回路により前記輝度制御信号の切換えと同期して切換えて与えるように構成された輝度制御回路を具備してなるマトリクス表示装置。

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**